

30jul07 13:32:41 User244515 Session D1815.1  
Sub account: 061063-0356139-13180

1/5/1

DIALOG(R)File 351:Derwent WPI

(c) 2007 The Thomson Corporation. All rts. reserv.

0009535158

WPI ACC NO: 1999-480205/199941

XRPX Acc No: N1999-357550

Semiconductor silicon wafers with oxidation annealing to eliminate surface and internal defects

Patent Assignee: SUMITOMO METAL IND LTD (SUMQ); SUMITOMO MITSUBISHI SILICON CORP (MITV)

Inventor: ADACHI H; ADACHI N; KUBOTA T; SADAMITSU S; SANO M

Patent Family (6 patents, 4 countries)

Patent Number	Kind	Date	Application Number	Kind	Date	Update
DE 19900091	A1	19990826	DE 19900091	A	19990104	199941 B
JP 11260677	A	19990924	JP 1998100052	A	19980327	199951 E
JP 3011178	B2	20000221	JP 1998100052	A	19980327	200014 E
US 6129787	A	20001010	US 1998212389	A	19981216	200052 E
TW 486749	A	20020511	TW 1999100010	A	19990104	200323 E
DE 19900091	B4	20050811	DE 19900091	A	19990104	200553 E

Priority Applications (no., kind, date): DE 19900091 A 19990104; JP 199813346 A 19980106; JP 1998100052 A 19980327

Patent Details

Number	Kind	Lan	Pg	Dwg	Filing Notes
DE 19900091	A1	DE	12	4	
JP 11260677	A	JA	9		
JP 3011178	B2	JA	8		Previously issued patent JP 11260677
TW 486749	A	ZH			

Alerting Abstract DE A1

NOVELTY - The wafer is initially annealed in a hydrogen and/or inactive gas environment. It is then subjected to further annealing in oxygen or a mixture of oxygen and inactive gas. This initiates the occupation of cavities close to the wafer surface by silicon atoms from the surface.

USE - For wafers produce by the Czochralski method to eliminate defects close to the wafer surface.

ADVANTAGE - Eliminates defects (cavities) close to the wafer surface without impairing the properties of the wafer.

Title Terms/Index Terms/Additional Words: SEMICONDUCTOR; SILICON; WAFER; OXIDATION; ANNEAL; ELIMINATE; SURFACE; INTERNAL; DEFECT

Class Codes

International Classification (Main): C30B-025/02, H01L-021/02, H01L-021/22  
(Additional/Secondary): C30B-033/02, H01L-021/20, H01L-021/304, H01L-021/31, H01L-021/316, H01L-021/322, H01L-021/324

US Classification, Issued: 117089000, 117093000, 117097000, 117102000

File Segment: EPI;

DWPI Class: U11

Manual Codes (EPI/S-X): U11-C03A; U11-C03J2A

年 月 日

修正公告

申請日期：88.1.4

案號：88100010

類別：H01L 21/62, H01L 21/304

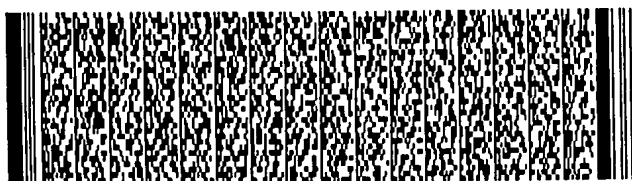
(以上各欄由本局填註)

中華民國90年2月7日

# 發明專利說明書

486749

一、發明名稱	中文	半導體矽晶圓、半導體矽晶圓製造方法及退火設備
	英文	Semiconductor Silicon Wafer, Semiconductor Silicon Wafer Fabrication Method and Annealing Equipment
二、發明人	姓名 (中文)	1. 足立尚志 2. 佐野正和 3. 定光信介 4. 久保田剛志
	姓名 (英文)	1. 2. 3. 4.
	國籍	1. 日本 2. 日本 3. 日本 4. 日本
	住、居所	1. 日本國佐賀縣小城市小城市畑田1684-39 2. 日本國佐賀縣佐賀市神園2-1-34 3. 日本國佐賀縣佐賀市昭栄町9-18 4. 日本國佐賀縣杵島郡江北町大字上小田1871-2-203
三、申請人	姓名 (名稱) (中文)	1. 住友金屬工業股份有限公司
	姓名 (名稱) (英文)	1. 住友金屬工業株式會社
	國籍	1. 日本
	住、居所 (事務所)	1. 日本國大阪府大阪市中央區北浜4丁目5番33號
	代表人 姓名 (中文)	1. 小島又雄
	代表人 姓名 (英文)	1.



本案已向

國(地區)申請專利	申請日期	案號	主張優先權
日本 JP	1998/01/06	10-13346	有
日本 JP	1998/03/27	10-100052	有

有關微生物已寄存於

寄存日期

寄存號碼

無



## 五、發明說明 (1)

## 發明領域

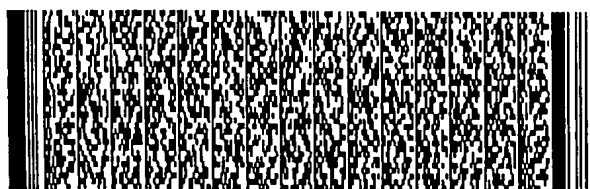
本發明係關於一種單晶矽晶圓，其中將成為晶圓表面COP(晶體起源粒子)及具晶圓表層數微米深度之COP來源的於內部生長之瑕疵完全被去除，及特別係關於一種半導體矽晶圓及其製造方法，該方法可以比較習知方法更低成本執行低溫退火，該方法之特徵為經由於氫氣及/或惰性氣體中退火引起的於內部生長瑕疵之接近表面的殘留物係於單獨氣，或於氧與惰性氣體之混合氣體或於氫氣周圍氣氛組合水蒸氣退火，因此填隙矽原子被迫由晶圓表面注入，接近表面的於內部生長之瑕疵係經由有效以填隙矽原子填補而被完全消除，並改良器件特性。

## 先前技術之說明

製造半導體器件用之單晶矽晶圓今日主要係藉左克拉斯基(Czochralski)方法(CZ方法)製造。於今日高度先進的積體器件製法中，顯然於過去不成問題的於晶體生長過程中產生的低濃度於內部生長之瑕疵今日變成可能影響器件特性。

於晶體生長之瑕疵為一或多個連接的八面體空隙，若於內部生長之瑕疵於晶體於晶圓狀態加工而暴露於表面時，該瑕疵變成正方錐形凹坑。換言之，當晶體鑄錠被切成晶圓，及晶圓經過鏡面拋光與清潔時，出現於晶圓表面之瑕疵凹坑亦即COP影響閘極氧化物膜之完整性。

習知於內部生長瑕疵之減少方式係藉CZ方法生產單晶時緩慢冷卻，但同時也使瑕疵大小加大。今日器件圖樣變的



## 五、發明說明 (2)

遠更精細，於內部生長瑕疵的尺寸比較圖樣尺寸變成無法忽視，器件領域要求完全不含於內部生長瑕疵之晶圓。

因此最近量產64 M DRAM方法中，使用不含於內部生長瑕疵之磊晶生長晶圓，或氫-氫退火晶圓其具有去除接近表面之於內部生長瑕疵的效果。

但磊晶生長晶圓的成本高，而於氫或氫退火晶圓唯有於晶圓表面之於內部生長之瑕疵被完全去除，但接近表面各層之於內部生長瑕疵仍殘留無法完全去除。

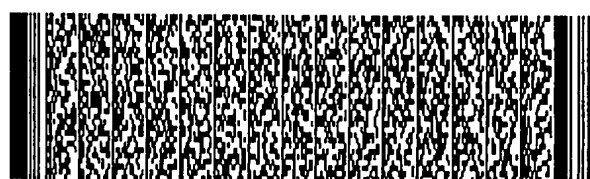
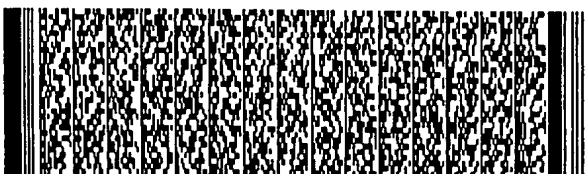
已知恰於晶體生長後於內部生長瑕疵之內壁以氧化物膜覆蓋，內壁上之氧化物膜需被溶解來去除於內部生長之瑕疵。

確實於氫氣、惰性氣體或此等氣體混合物中高溫退火引起接近表面之氧向外擴散出，由於氧氣為未飽和故溶解接近表面之於內部生長瑕疵內壁上的氧化物膜，於內部生長之瑕疵因熱平衡狀態供給的填隙矽原子而被消除。

但前述高溫退火中，許多於內部生長瑕疵之殘留物仍然甚至殘留於距晶圓表面1微米深度，此種不完美的表面活性區影響器件產率。

至於有效去除於內部生長瑕疵之方法，考慮於1300℃或更高溫退火晶圓，但此種方法尚未商業化，原因為對熱處理爐之負荷問題，因晶圓之機械強度劣化引起的滑動問題及重金屬污染問題及其它問題尚未解決。

晚近提議一種經由於氫氣周圍氣氛進行10至20秒RTA(快速溫度退火)去除於內部生長瑕疵內壁之氧化物膜，及經



### 五、發明說明 (3)

由於熱平衡濃度由晶圓表面供給之填隙矽原子消除於內部生長之瑕疵之方法(Takao Abe et al:The 31st VLSI Ultra Clean Technology Workshop, December 18, 19, 1997)。

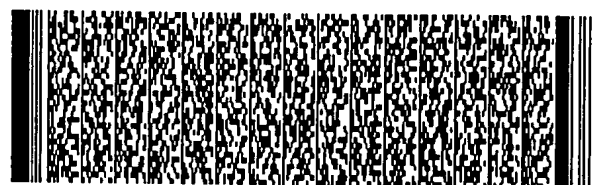
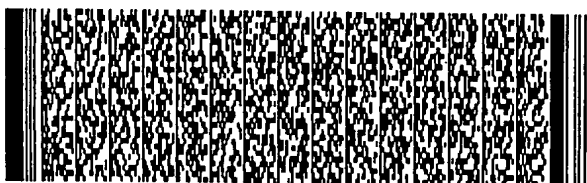
使用前述氫氣還原之RTA方法，當溫度升高時難以生長內壁上之氧化物膜，原因為溫度快速升高及短時間退火故，但基本上係與一般執行的氫氣退火相同。換言之，前述方法中需要藉CZ方法以高速拉扯晶體，原因為先決要件必須產生小的於內部生長的瑕疵，及需要含極低氧濃度之晶體俾便縮小於內部生長瑕疵內壁上之氧化物膜厚度。

又於氫氣還原之RTA方法之例中，該例係使用極低氧濃度晶體藉RTA執行快速溫度升高，其問題為於隨後退火中絲毫也無法預期氧沈澱的生長，及無法預期對抗器件製程之重金屬污染的IG(特有獲取)效果。

又於氫氣還原之RTA方法中，其目標針對藉CZ方法以高速拉扯含極低氧濃度之單晶晶圓，完美區深度距離表面約0.2微米，及於此區改良晶圓對器件製程上產率改良之貢獻極低。

#### 發明概述

由CZ方法生長的單晶矽切片成的晶圓中，本發明之目的係提供一種有效消除於內部生長瑕疵之八面體空隙的解決之道，八面體空隙為於晶圓表面之COP及距離表面數微米深度表層之COP的產生來源；本發明之另一目的係提供一種單晶矽晶圓，此處於晶圓表面或接近表面之瑕疵係使用



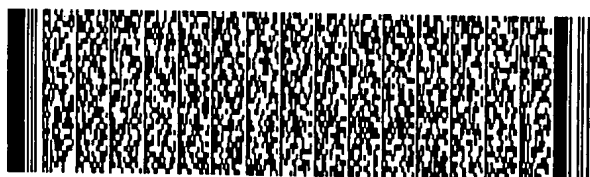
## 五、發明說明 (4)

於氫氣與惰性氣體周圍氣氛高溫退火之習知方法去除；又另一目的係提供一種晶圓之製法；及又另一目的係提供前述製法之退火設備。

發明人研究使用於氫氣及/或惰性氣體周圍氣氛下高溫退火方法以多種方式有效去除於極接近晶圓表面之於內部生長的瑕疵之八面體空隙，結果發明人發現於氫氣及/或惰性氣體周圍氣氛退火可去除接近晶圓表面之八面體空隙（於內部生長瑕疵）內壁上的氧化物膜，於前述退火後藉氧化退火注入填隙矽原子，獲得一種半導體矽晶圓其接近晶圓表面完全不含空隙瑕疵，因而可實現本發明之完全消除於內部生長瑕疵之目的。

換言之，發明人完成本發明，發現於矽晶圓製造方法中，若藉尋常CZ方法由單晶矽獲得之半導體矽晶圓其係於氫氣及/或惰性氣體周圍氣氛下退火而去除接近表面之八面體空隙內壁上的氧化物膜，其作用方式係經由使接近表面之氧氣向外擴散出並產生未飽和氧區，然後於單獨含氧氣，或氧氣與惰性氣體之周圍氣氛下執行氧化退火，則被強迫注入填隙矽原子，可完全消除接近表面之八面體空隙，及同時可於晶圓本體形成IG層，所得晶圓表面之完美程度如同磊晶生長晶圓，且可以比較磊晶生長晶圓更低成本製造此種晶圓。

發明人也發現若惰性氣體如氫氣及氫氣周圍氣氛用於根據本發明方法之矽晶圓製法退火，則可以氧氣周圍氣氛替代此等氣體周圍氣氛，或遷移至氧氣與惰性氣體之混合氣



## 五、發明說明 (5)

體周圍氣氛同時維持該溫度，或於初次高溫退火結束後升高或降低溫進行次一氧化退火。

發明人也發現用於本發明退火之晶圓可為已經過鏡面拋光之晶圓成品，或若使用於退火過程中於氫氣氣氛下可產生凹坑的熱處理爐，則於最末拋光前可使用粗略拋光晶圓，及於退火後可執行最終鏡面拋光；及執行本發明之退火前生長些微熱氧化物膜之晶圓使用方法，因此熱氧化物膜保護於可產生凹坑之溫度範圍。

發明人注意到本發明之退火容易，原因為習知熱處理爐使用含氫氣之氣氛，其爐入口具有氣密構造原因為若氧氣由空氣進入爐內可能發生爆炸；而尋常擴散爐之例，若干氧氣及水氣由空氣中進入，於本發明之初次退火期間於晶圓表面上生長氧化物膜，使氧氣之向外擴散出變無效，因此於內部生長瑕疵內壁上之氧化物膜生長，及於內部生長瑕疵內壁上之氧化物膜於下次氧化退火時完全填補空隙。

發明人發現根據本發明退火甚至可於前述尋常擴散爐型熱處理爐執行，只要簡單修改構造，其中氣體清洗構造及爐嵌入式緩衝器用於爐入口之蓋部以防空氣中的氧氣及水氣於退火過程中混合入其中，因而完成本發明。

## 圖式之簡單說明

圖1為線圖說明距離半導體矽晶圓表面深度與多個LPD(光點瑕疵)間之關係；

圖2A及圖2B為略圖說明各具體例之處理時間與退火時間之關係；





## 五、發明說明 (6)

圖3為線圖說明初氧濃度及晶圓表面上之LPD分布間之關係；及

圖4為習知水平擴散爐之縱剖面圖，及圖4B及4C為根據本發明之水平擴散爐之縱剖面圖。

較佳具體例之說明

本發明之目的係於氫氣及/或惰性氣體周圍氣氛下藉高溫退火去除八面體空隙內壁上之氧化物膜後殘留的於內部生長的瑕疵完全被去除，若晶圓係藉氫氣或惰性氣體或混合氣體退火，則接近表面之於內部生長的瑕疵被去除，但內部空隙之氧化物膜溶解後較小的空隙仍然殘留，即使距表面1微米深度亦殘留。

如此本發明中，於內部生長瑕疵內壁上之氧化物膜係首先使用氫氣及/或惰性氣體周圍氣氛高溫退火去除，然後藉由於單獨氧氣或氧氣與惰性氣體之混合氣氛退火強迫注入填隙矽原子，因此藉由以填隙矽原子填補而使接近表面之於內部生長的瑕疵完全被去除。

此時於氧氣周圍氣氛下退火，注入的填隙矽原子可抑制氧沈澱，但因首先係藉氫氣及/或惰性氣體退火，故氧沈澱充分生長於晶圓本體，氧沈澱無法經由其次於氧氣氛下退火去除，因此預期於器件製程中可能藉IG對重金屬污染產生獲取效果。氧沈澱濃度可藉由改變載入熱處理爐之溫度，載荷後之維持時間或溫度升高速率控制。

前述氫氣還原式RTA方法之特徵為，RTA用於利用氫氣還原作用而於溫度升高時間抑制氧化物膜於內壁上生長，為



## 五、發明說明 (7)

了產生小的八面體空隙，及為了使內壁上之氧化物膜變薄，需要藉CZ方法以高速拉扯含低氧濃度晶體。

它方面，本發明溶解氧氣未飽和區之於內部生長瑕疵內壁上的氧化物膜，利用於氫氣及/或惰性氣體周圍氣氛退火引起的氧氣向外擴散，亦即氧氣之向外擴散比較於氧氣周圍氣氛退火更明顯，因此本發明理論上係與氫氣還原式RTA方法不同，其優點為目標晶圓不受該等性質所限。

於氫氣還原式RTA方法之例中，其藉由於熱平衡狀態由晶圓表面供給填隙矽原子而消除表面之於內部生長的瑕疵，表面上不含於內部生長瑕疵區域至多深0.2微米，但本發明方法之優點為所得晶圓之不含於內部生長瑕疵深度深達距離表面10微米，原因為填隙矽原子係於非平衡狀態下藉熱氧化蓄意注入其中，因此存在的填隙矽原子數目遠比平衡狀態注入的填隙矽原子更多。

本發明中，若於氫氣及/或惰性氣體氣氛初次退火之最低溫度低於1000℃，則八面體空隙內壁上之氧化物膜無法完全去除或需冗長加熱處理，因此以1000℃或以上為佳；而若最高溫度超過1350℃，難以防止發生滑動及金屬污染問題，因此以1350℃或以下為佳。又更佳溫度範圍為1150℃至1250℃。

於氫氣及/或惰性氣體氣氛退火需要於1000℃進行約50小時來溶解八面體空隙內壁上的氧化物膜。較佳於約1200℃之溫度範圍執行初次高溫退火經歷1至4小時。

其次氧化退火需要800℃或以上來藉加熱氧化注入足量



## 五、發明說明 (8)

填隙矽原子，由於前述滑動及金屬污染問題，故溫度上限需為 $1350^{\circ}\text{C}$ 或以下。又更佳溫度範圍為 $1150^{\circ}\text{C}$ 至 $1250^{\circ}\text{C}$ 。

氧化退火要求於 $800^{\circ}\text{C}$ 進行約50小時俾消除其內壁上之氧化物膜已經被去除的於內部生長的瑕疵。較佳於約 $1200^{\circ}\text{C}$ 溫度執行退火歷1至2小時。

如前述，根據本發明之半導體矽晶圓製法之特徵為於矽晶圓製造方法中藉CZ方法由單晶矽切片之半導體矽晶圓首先於氫氣及/或惰性氣體氣氛下退火而去除由表面至預定深度之空隙瑕疵(於內部生長之瑕疵)內壁上的氧化物膜，然後執行氧化退火而強迫注入填隙矽原子，因此接近表面之瑕疵去除速度被加速而去除於內部生長之瑕疵，及隨後依據目標晶圓特性而定，使用於多種條件下之下列製造方法。

1) 由表面至預定深度之空隙完全被去除，及同時於晶圓本體產生氧沈澱而增加IG效果；2) 藉由改變載荷於爐之溫度，載荷後維持時間或溫度升高速率而控制氧沈澱濃度；3) 於 $1000^{\circ}\text{C}$ 或以上及 $1350^{\circ}\text{C}$ 或以下之溫度範圍於氫氣及/或惰性氣體氣氛執行退火歷50小時或以下，及於 $800^{\circ}\text{C}$ 或以上至 $1350^{\circ}\text{C}$ 或以下之溫度範圍執行氧化退火歷50小時或以下；4) 各次退火之溫度範圍為 $1150^{\circ}\text{C}$ 至 $1250^{\circ}\text{C}$ ，處理時間為1小時至4小時；5) 藉氫氣或氫氣與惰性氣體之混合氣體退火後，供給惰性氣體而充分降低氫氣濃度，然後連續執行氧化退火；6) 於惰性氣體氣氛退火之例，恰於前述退火後連續執行氧化退火；7) 於氫氣及/或惰性氣體氣氛退



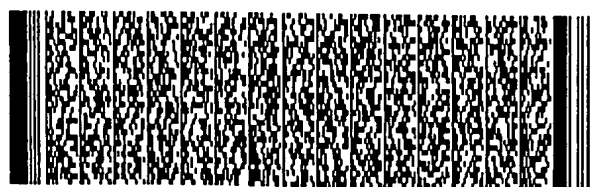
## 五、發明說明 (9)

火後由熱處理爐卸下晶圓，然後執行氧化退火；8)處理之目標晶圓為經過清潔之晶圓，於藉氟化氫清潔或其它手段自然去除氧化物膜後之鏡面拋光晶圓成品，或最終鏡面拋光前之晶圓乃最終拋光前之晶圓經退火，去除氧化物膜，及執行鏡面拋光；10)退火後執行最終晶圓鏡面拋光；11)退火後於晶圓一面或兩面之最終拋光深度為0.1微米至10微米；12)晶圓拋光深度為0.5微米至2微米；13)處理目標晶圓為於載荷用於退火之前事先已經生長氧化物膜之晶圓；及14)氧化物膜厚度為50毫微米或以下。

藉前述製造方法獲得之本發明之半導體矽晶圓為藉CZ方法所得單晶矽晶圓，其特徵為填隙矽原子由晶圓表面強迫注入，COP及於內部生長之瑕疵由表面至預定深度完全被消除，消除方式係經由首先於氫氣及/或惰性氣體氣氛退火，然後於氧化氣氛退火。

至於本發明之應用，本發明之晶圓可膠合作為SOI基材之活性側晶圓；此種情況下，於本發明氧化過程中生長的具有預定厚度氧化物膜之活性側基材可與支持基材膠合；或於本發明退火後已經去除氧化物膜之活性側基材可與支持基材膠合，支持基材上已經生長有預定厚度之氧化物膜；或可於本發明退火後加上氧化物膜去除及第二鏡面拋光製程，具有預定厚度之氧化物膜生長於基材上或支持基材上，然後將二基材膠合在一起。

根據本發明之晶圓可以用作磊晶生長基材。當磊晶薄膜生長於習知基材時，表面之COP影響磊晶生長膜，但本發



## 五、發明說明 (10)

明之基材可防止此種問題。

### 具體例

#### 具體例1

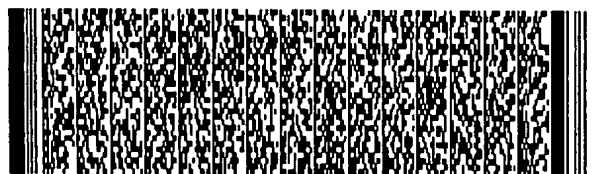
使用外側直徑為150毫米之最終經過鏡面拋光的晶圓，該晶圓係由藉CZ方法生長的硼摻雜單晶矽鑄錠上切片獲得，及該晶圓具有定向<100>及初氧濃度 $14.5 \times 10^{17}$  原子/立方厘米(老ASTM)特性，發明人製造比較晶圓(a)其為前述晶圓於1200℃之氫氣氣氛下退火1小時及本發明晶圓(b)其為前述晶圓於1200℃之氫氣氣氛退火1小時，然後由爐內卸載，然後於1200℃之無水氧氣氣氛退火1小時。

於兩型製造晶圓表面上再度執行1微米，3微米，5微米及10微米鏡面拋光，重複SC-1清潔六次，然後藉雷射平面檢測設備測量表面之LPD(光點瑕疵)分布，圖1顯示測量結果。

於僅進行氫氣退火之例，如圖1黑點顯示，隨著距晶圓表面深度的增加LPD數目增多。於本發明之退火例，如白圈顯示，即使距表面6微米深度也未觀察到LPD。故本發明之退火具有顯著LPD減少效果。圖1黑色菱形顯示未接受退火的晶圓。

於AFM觀察此等晶圓之LPD時，僅進行氫氣退火之例觀察得相當大量於內部生長瑕疵之殘餘物。但於本發明之晶圓之例，即使於6微米深度也未觀察到COP(凹坑)。

為了獲得此等晶圓之閘極氧化物完整性，於僅於氫氣氣氛退火晶圓之例，於距離表面之深度方向觀察得特徵劣



## 五、發明說明 (11)

化；但於本發明之退火晶圓之例，由表面至5微米深度需獲得如同磊晶生長晶圓般良好的閘極氧化物完整性。

### 具體例2

使用具體例1之相同樣本(氧之初濃度： $10.2$ 至 $14.5 \times 10^{17}$ 原子/立方厘米)，根據圖2所示退火順序檢視於氬氣氣氛下於內部生長瑕疵之表現。圖2A為僅含氬氣氣氛之例，圖2B為於製程中間氬氣氣氛轉成無水氧氣之例。

將兩類型形成的晶圓再度鏡面拋光至距離表面3微米深度，使用雷射平面檢測設備測量表面之LPD分布。圖3顯示於晶圓平面上測得之大小為0.105微米或以上之瑕疵數目。對於於 $1200^\circ\text{C}$ 之氬氣氣氛下退火2.5小時之晶圓(黑點)而言，平面上存在有約200個LPD。對於於氬氣周圍氣氛加氧氣周圍氣氛退火之晶圓而言(白圈)反而僅存在10個LPD，於AFM檢視結果時，該等LPD皆為粒子。圖3之白色方形顯示未經退火的晶圓。

將此二類型樣本於無水氧氣氣氛下於 $1000^\circ\text{C}$ 退火16小時，割裂晶圓，然後藉萊特(Wright)蝕刻觀察於晶圓本體之氧沈澱濃度。對兩類型晶圓而言氧沈澱濃度約為 $5 \times 10^5$ 厘米<sup>-2</sup>，顯示藉氧化處理並未減低氧沈澱濃度。

### 具體例3

於熱處理爐，由於爐結構使爐內側與外側間之氣密不良，執行於氬氣氣氛下於 $1150^\circ\text{C}$ 高溫退火5小時。於聚光燈下證實晶圓表面產生許多凹坑，於 $1150^\circ\text{C}$ 連續氧化退火2.5小時。



## 五、發明說明 (12)

於此退火後，晶圓接受鏡面拋光距表面深度分別為0.5微米，1微米及2微米，再度於聚光燈下檢查晶圓表面，凹坑已被完全去除。評估樣本之閘極氧化物膜完整性，證實即使於2微米拋光也未出現閘極氧化物膜完整性劣化情形。

## 具體例4

具體例1之相同樣本於兩種條件下載入爐內，分別於700℃及800℃載入，溫度升高至1200℃及維持1小時，然後氮氣轉成無水氧氣並維持1小時。退火結束後，於無水氧氣氮下於1000℃退火樣本16小時，然後割開晶圓及藉萊特蝕刻測量晶圓本體之氧沈澱濃度。

對載入溫度為700℃之樣本而言，氧沈澱濃度為4至 $6 \times 10^5$  厘米<sup>-2</sup>，而對800℃載入之樣本而言，氧沈澱濃度為0.3至 $1 \times 10^5$  厘米<sup>-2</sup>，故藉改變載入溫度可控制氧沈澱濃度。

又具體例1之相同樣本載荷於700℃之爐內，維持30分鐘，然後溫度升高至1200℃及維持1小時，然後氮氣改成無水氧氣及維持1小時。退火後之樣本如前述退火並進行評估及測量氧沈澱濃度。此樣本之濃度為 $8 \times 10^5$  厘米<sup>-2</sup>。

## 具體例5

圖4A所示尋常軟著陸型水平擴散爐內，此處蓋3係設定於反應管1開口端之爐入口2，周圍氣體係由另一閉合端4之氣體入口5供給，120個晶圓7設定於嵌合於管1內之舟皿6上，及於氮氣氣氛下於1150℃退火3.5小時。



## 五、發明說明 (13)

由爐入口側採樣第10、第60及第110個已經退火後之晶圓，及使用橢圓測量儀測量生長於表面上之熱氧化物膜厚度。厚度分別為第10晶圓21毫微米，第60晶圓15毫微米及第110晶圓14毫微米，顯然氧氣係由爐入口混合入其中，原因為接近爐入口之氧化物膜厚度較厚故。

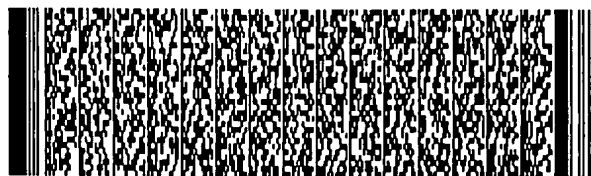
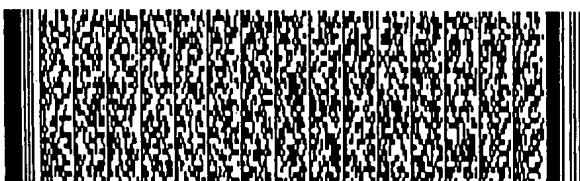
其餘晶圓被劃分為兩組。一組係由表面執行鏡面拋光至2微米深度，藉雷射平面檢測設備測量LPD，然後進行AFM觀察。比較未經退火之晶圓之於內部生長之瑕疵內壁上的氧化物膜厚度，證實本發明之於內部生長的瑕疵內壁上之氧化物膜厚度增厚。

至於另一組晶圓，於100%氧氣氛下於1150℃執行退火2小時，重複前述處理，然後進行AFM觀察。於內部生長之瑕疵內壁上的氧化物膜厚度進一步增厚，空隙完全被氧化物膜填滿。

## 具體例6

其次顯示一具體例此處係使用水平擴散爐，及具有簡單修改構造之器件，其具有氣體清洗結構及爐嵌入式緩衝器用於爐入口蓋。圖4B顯示爐構造中，用於爐入口2之蓋10有氣體入口11用於清洗外側，及於緩衝層12之規定厚度具有氣體清洗孔13，圖4C所示實例有氣體入口21用於清洗蓋20周緣，蓋係設置於反應管1開口端之爐入口2周緣，及具有規定厚度之緩衝層22。

使用前述蓋10及20配置之水平擴散爐內，設置120個晶圓及於氫氣氛下退火。加熱處理後，測量晶圓表面之熱





## 五、發明說明 (14)

氧化物膜厚度。對於距爐入口2第10、第60及第110個晶圓而言氧化物膜厚度皆為2毫微米。因最初天然氧化物膜厚度為約1毫微米，故卸載晶圓之氧化物膜增長，而可防止退火期間進入爐內空氣造成的氧化物膜增長。

鏡面拋光此等樣本至距表面2微米深度然後進行AFM觀察，發現於內部生長之瑕疵內壁上的氧化物膜完全被去除。也進行於100%氧氣氛下於1150℃退火2小時及然後執行AFM觀察。再度證實於內部生長的瑕疵完全被消除。

如前述具體例顯示，根據本發明之矽晶圓可完全去除瑕疵及改良器件特性，原因為於氫氣及/或惰性氣體下退火後接近表面之COP瑕疵殘餘物經由單獨於氧氣或於氧氣與惰性氣體之混合氣體下退火或於組合水蒸氣之氧化氣氛下退火，填隙矽原子被迫由晶圓表面注入，有效填補接近表面之於內部生長的瑕疵，因而可幾乎完全消除於內部生長的瑕疵達距離表面約10微米深度，此乃單獨於氫氣及氫氣等惰性氣體氣氛下退火之習知退火方法所無法達成者，因而以低成本獲得特性如同磊晶生長晶圓般良好之半導體矽晶圓。使用根據本發明退火之晶圓，可形成足夠獲取於晶圓本體之重金屬的氧沈澱，因而預期獲得IG效果。

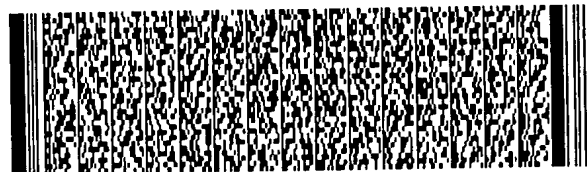
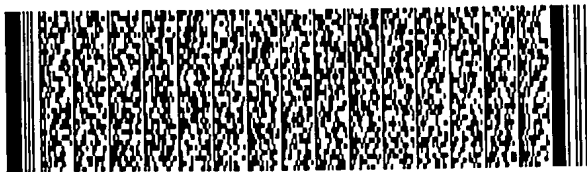


## 四、中文發明摘要 (發明之名稱：半導體矽晶圓、半導體矽晶圓製造方法及退火設備)

本發明之目的係提供一種單晶矽晶圓，其中於內部生長之瑕疵之八面體空隙完全被消除，該八面體空隙為藉CZ方法生長的單晶矽晶圓表面上之COP及於表層深度數微米之COP之產生來源，及此種晶圓之製法，其中接近表面之氧係經由於氫氣及/或惰性氣體氣氛下退火向外擴散出；及於八面體空隙內壁接近表面上之氧化物膜係藉產生未飽和氧區去除，然後於氧氣周圍氣氛或氧氣與惰性氣體之混合氣體氣氛下進行氧化退火，故填隙矽原子被迫注入其中而完全消除接近表面的八面體空隙，及同時於晶圓本體產生IG層。

## 英文發明摘要 (發明之名稱：Semiconductor Silicon Wafer, Semiconductor Silicon Wafer Fabrication Method and Annealing Equipment)

An object of the present invention is to provide a single-crystal silicon wafer where octahedral voids of Grown-in defects, which are the generation source of COP on the surface and COP at several  $\mu\text{m}$  depth of the surface layer of the single-crystal silicon wafer grown by the CZ method, are effectively eliminated, and a fabrication method [of this wafer], where oxygen near the surface is out-diffused by annealing in a hydrogen and/or inactive gas ambient and oxide film on the inner



## 四、中文發明摘要 (發明之名稱：半導體矽晶圓、半導體矽晶圓製造方法及退火設備)

英文發明摘要 (發明之名稱：Semiconductor Silicon Wafer, Semiconductor Silicon Wafer Fabrication Method and Annealing Equipment)

walls of the octahedral voids near the surface are removed by the created unsaturated oxygen area, then oxidation annealing is performed in an oxygen ambient or mixed gas ambient of oxygen and inactive gas, so that interstitial silicon atoms are forcibly injected to completely eliminate the octahedral voids near the surface, and at the same time an IG layer is created in the bulk of the wafer.



## 六、申請專利範圍

1. 一種半導體矽晶圓，其為藉左克拉斯基(Czochralski)方法生長的單晶矽晶圓，其於氫氣及/或惰性氣體氣氛下，於1000℃或以上至1350℃或以下溫度退火50小時或以下退火，及額外於氧化氣氛下，於800℃或以上至1350℃或以下溫度退火50小時或以下退火，因此填隙矽原子被迫由晶圓表面注入，及由表面至規定深度的於內部生長的瑕疵完全被去除。

2. 如申請專利範圍第1項之半導體矽晶圓，其中由表面至10微米深度之於內部生長的瑕疵完全被去除。

3. 如申請專利範圍第2項之半導體矽晶圓，其中藉由於晶圓本體產生的氧沈澱增加IG(特性獲取)效果。

4. 一種半導體矽晶圓之製造方法，其係用於去除矽晶圓製造過程之於內部生長的瑕疵，其去除方式係經由藉左克拉斯基方法生長的單晶矽獲得之矽晶圓於氫氣及/或惰性氣體氣氛下，於1000℃或以上至1350℃或以下溫度退火50小時或以下退火，而去除由表面至規定深度之空隙瑕疵(於內部生長之瑕疵)內壁上的氧化物膜，然後於800℃或以上至1350℃或以下溫度退火50小時或以下執行氧化退火，而強迫注入填隙矽原子。

5. 如申請專利範圍第4項之半導體矽晶圓之製法，其中該等空隙由表面至規定深度完全被去除，IG(特性獲取)效果係藉於晶圓本體產生的氧沈澱增添獲得。

6. 如申請專利範圍第5項之半導體矽晶圓之製法，其中該等氧沈澱濃度係藉由改變載荷至爐之溫度，載荷後之維



## 六、申請專利範圍

持溫度或溫度升高速度控制。

7. 如申請專利範圍第4項之半導體矽晶圓之製法，其中各次退火之溫度範圍為1150℃至1250℃，及處理時間為1小時至4小時。

8. 如申請專利範圍第4項之半導體矽晶圓之製法，其中惰性氣體係於氫氣或氫氣與惰性氣體之混合氣體下退火後供給，俾便充分降低氫氣濃度，然後連續進行氧化退火。

9. 如申請專利範圍第4項之半導體矽晶圓之製法，其中若進行於惰性氣體氣氛之退火，則氧化退火係恰於該退火之後連續執行。

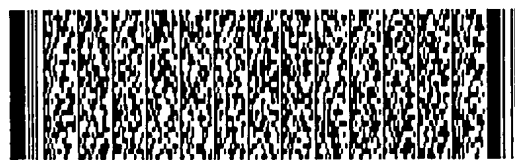
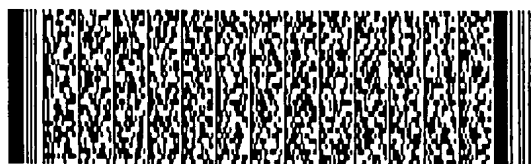
10. 如申請專利範圍第4項之半導體矽晶圓之製法，其中於氫氣及/或惰性氣體氣氛下退火之晶圓由熱處理爐卸載，然後執行氧化退火。

11. 如申請專利範圍第4項之半導體矽晶圓之製法，其中該處理目標晶圓為清潔後之晶圓，藉氟化氫清潔或其它手段去除天然氧化物膜後之最終經鏡面拋光晶圓，或於最終鏡面拋光前之晶圓。

12. 如申請專利範圍第11項之半導體矽晶圓之製法，其中於最終拋光前之晶圓經退火，去除晶圓之氧化物膜，然後執行最終鏡面拋光。

13. 如申請專利範圍第11項之半導體矽晶圓之製法，其中於最終拋光後之晶圓經過退火，然後執行鏡面拋光。

14. 如申請專利範圍第13項之半導體矽晶圓之製法，其中該退火後於晶圓一側或兩側上之最終拋光深度為0.1微



## 六、申請專利範圍

米至10微米。

15. 如申請專利範圍第14項之半導體矽晶圓之製法，其中該晶圓之最終拋光深度為0.5微米至2微米。

16. 如申請專利範圍第4項之半導體矽晶圓之製法，其中該目標處理晶圓為載荷進行退火之前事先已經生長氧化物膜之晶圓。

17. 如申請專利範圍第16項之半導體矽晶圓之製法，其中該氧化物膜厚度為50毫微米或以下。

18. 一種用於申請專利範圍第4項之半導體矽晶圓之製造方法中退火之退火設備，其中一擴散爐型熱處理爐包含一氣體清洗機構及一爐嵌入緩衝器係位於爐入口蓋以防空氣中的氧氣及水氣混合入爐內。



圖 1

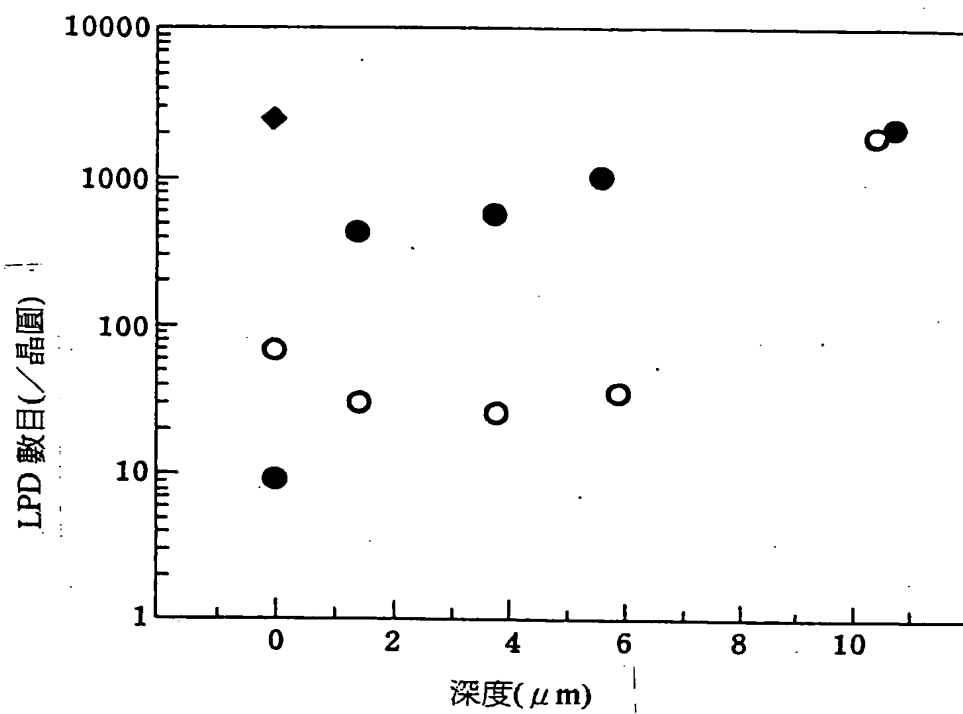


圖 2A

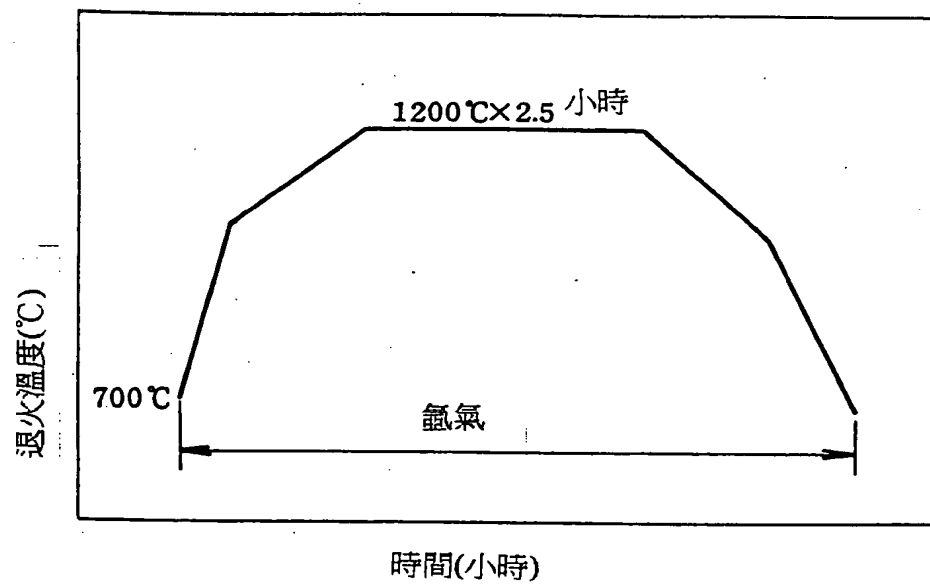


圖 2B

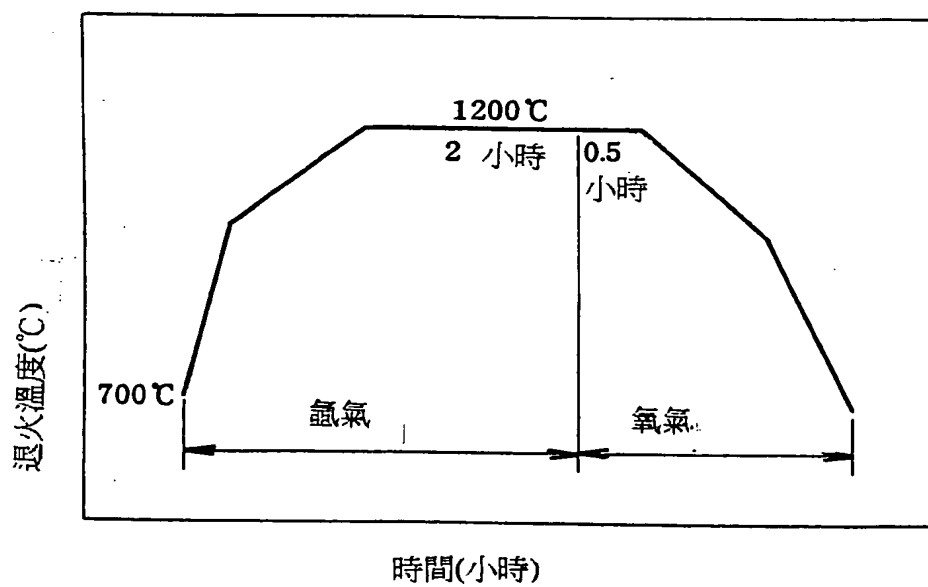




圖 3

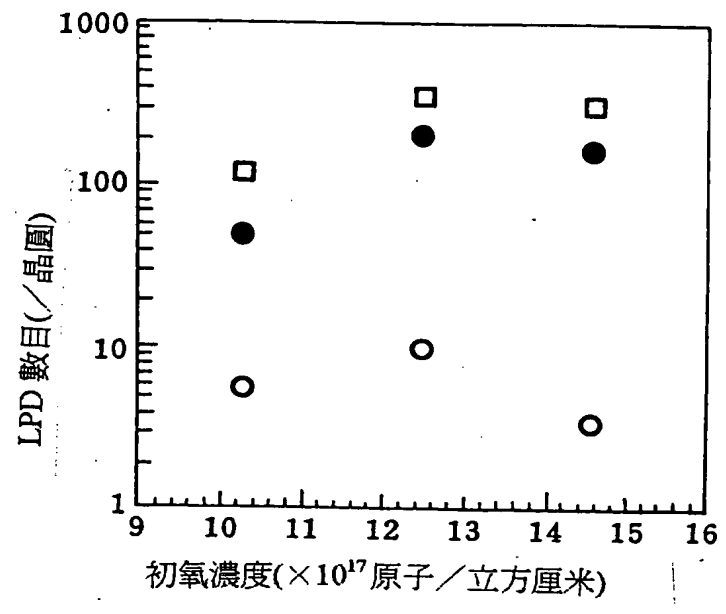
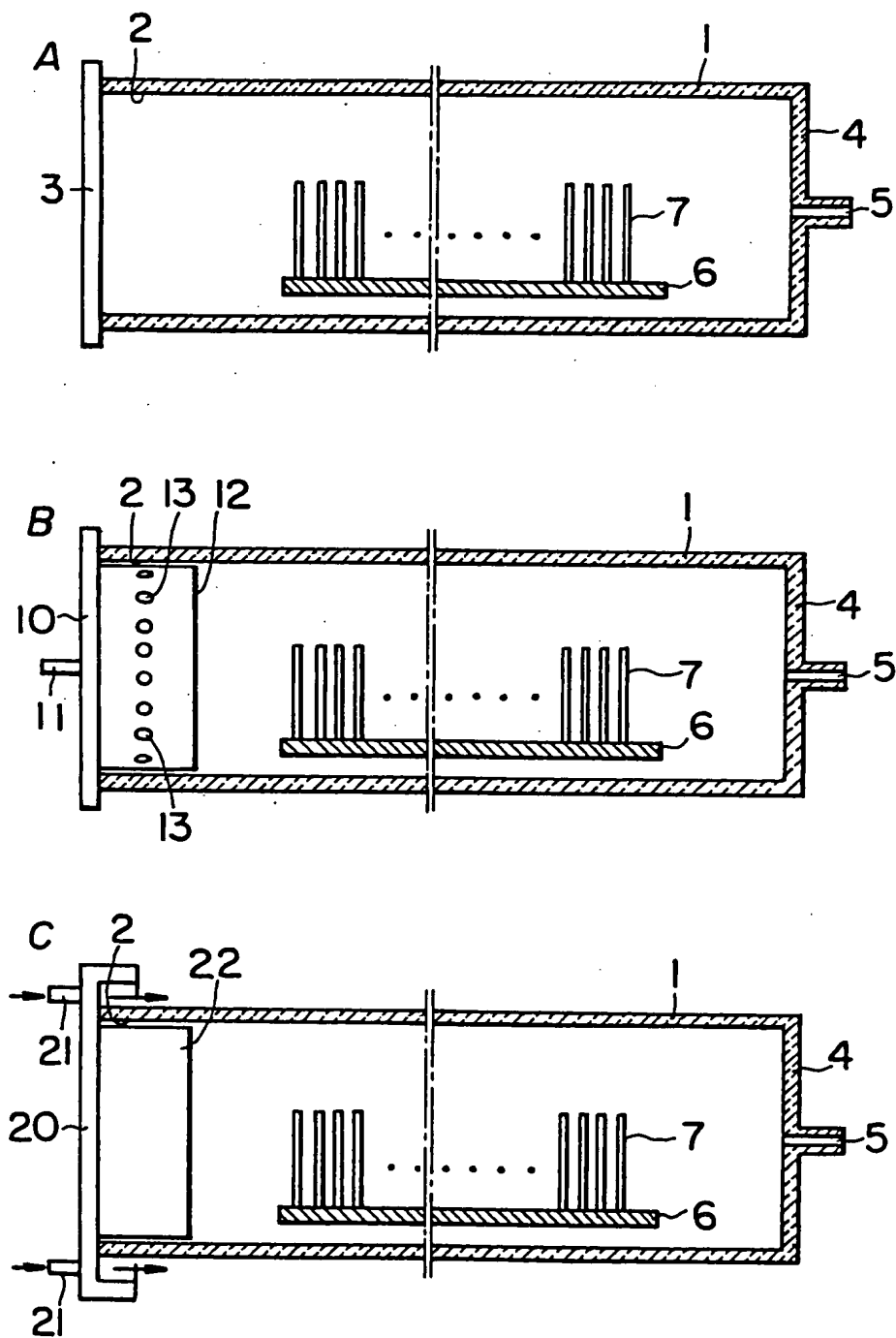


圖 4



30jul07 13:37:45 User244515 Session D1816.1  
Sub account: 061063-0356139-13180

1/5/1

DIALOG(R)File 351:Derwent WPI

(c) 2007 The Thomson Corporation. All rts. reserv.

0012288193

WPI ACC NO: 2002-229171/200229

XRAM Acc No: C2002-069788

XRPX Acc No: N2002-176146

Silicon semiconductor wafer used as a substrate wafer is doped with specified concentration of hydrogen

Patent Assignee: SILTRONIC AG (SILT-N); WACKER SILTRONIC AG (WACK);  
WACKER SILTRONIC GES HALBLEITERMATERIALI (WACK)

Inventor: AMMON VON W; AMMON W V; DAUB E; FREY C; SCHMOLKE R; VON A W; VON AMMON W

Patent Family (10 patents, 28 countries)

Patent Number	Kind	Date	Application Number	Kind	Date	Update
EP 1136596	A1	20010926	EP 2001103569	A	20010220	200229 B
DE 10014650	A1	20011004	DE 10014650	A	20000324	200229 E
JP 2001335396	A	20011204	JP 200185514	A	20010323	200229 E
KR 2001090002	A	20011017	KR 200114292	A	20010320	200229 E
US 20010023941	A1	20010927	US 2001813240	A	20010320	200229 E
EP 1136596	B1	20020807	EP 2001103569	A	20010220	200259 E
DE 50100014	G	20020912	DE 50100014	A	20010220	200264 E
			EP 2001103569	A	20010220	
KR 424872	B	20040327	KR 200114292	A	20010320	200446 E
JP 3552104	B2	20040811	JP 200185514	A	20010323	200453 E
US 6843848	B2	20050118	US 2001813240	A	20010320	200506 E

Priority Applications (no., kind, date): EP 2001103569 A 20010220; DE 10014650 A 20000324

#### Patent Details

Number	Kind	Lan	Pg	Dwg	Filing Notes
EP 1136596	A1	DE	6	0	
Regional Designated States,Original: AL AT BE CH CY DE DK ES FI FR GB GR IE IT LI LT LU LV MC MK NL PT RO SE SI TR					
JP 2001335396	A	JA	3		
EP 1136596	B1	DE			
Regional Designated States,Original: DE IT					
DE 50100014	G	DE			Application EP 2001103569
					Based on OPI patent EP 1136596
KR 424872	B	KO			Previously issued patent KR 2001090002
JP 3552104	B2	JA	4		Previously issued patent JP 2001335396

#### Alerting Abstract EP A1

NOVELTY - A silicon semiconductor wafer is doped with hydrogen in a concentration of less than  $5 \times 10^{16}$  and more than  $1 \times 10^{12}$  at.cm-3.

DESCRIPTION - An INDEPENDENT CLAIM is also included for the production of a silicon semiconductor wafer comprising removing the wafer from a single crystal, in which the single crystal is pulled from a melt according to the